

MENU

SEARCH

INDEX

1/1



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 05037779

(43)Date of publication of application: 12.02.1993

(51)Int.Cl.

H04N 1/40
 B41J 2/485
 G06F 15/18
 G06F 15/72

(21)Application number: 03194424

(71)Applicant:

FUJITSU LTD

(22)Date of filing: 02.08.1991

(72)Inventor:

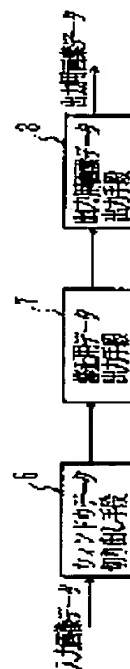
MOROO JUN
 KONAKA TOSHIO
 NAKAMURA SEIKICHI
 SATO KAZUHIKO
 MIKAMI TOMOHISA

(54) IMAGE FORMING DEVICE

(57)Abstract:

PURPOSE: To improve the picture quality of an input picture by reducing jaggy of a picture with respect to the image forming device such as a laser printer and an ink jet printer.

CONSTITUTION: The device is provided with a window data segmentation means 6 segmenting a window data comprising plural picture elements on plural lines from an input picture data, with a correction data output means 7 outputting N-sets of correction data respectively with respect to picture elements in the middle and left and right side of the window and an output picture data output means 8 receiving an output of the means 7 and outputting an output picture element data with respect to a 2nd picture element to the left from the center of the window.



LEGAL STATUS

BEST AVAILABLE COPY

[Date of request for examination] 22.09.1993
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number] 2532177
[Date of registration] 27.06.1996
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998 Japanese Patent Office

[MENU](#)[SEARCH](#)[INDEX](#)

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 5 - 3 7 7 7 9

(43) 公開日 平成5年(1993)2月12日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N	1/40	1 0 1 C	9068-5 C	
B 4 1 J	2/485			
G 0 6 F	15/18		8945-5 L	
	15/72	3 5 0	9192-5 L	
			8804-2 C	
			B 4 1 J	3/12
				G
		審査請求 未請求 請求項の数 1 0		(全 1 1 頁)

(21) 出願番号 特願平 3 - 1 9 4 4 2 4

(22) 出願日 平成3年(1991)8月2日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 師尾 潤

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 胡中 俊雄

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 中村 盛吉

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 大菅 義之 (外1名)

最終頁に続く

(54) 【発明の名称】 画像形成装置

(57) 【要約】

【目的】 レーザプリンタ、インクジェットプリンタ等の画像形成装置に関し、画像のジャギーを減少させて入力画像の画質を向上させることを目的とする。

【構成】 入力画像データから複数本のライン上の複数個の画素のウィンドウデータを切り出す手段6と、そのウィンドウの中央、ならびにその左右の画素に対してそれぞれN個の修正用データを出力する手段7と、手段7の出力が入力され、前記ウィンドウの中央から左に2個目の画素に対する出力用画素データを出力する手段8を備えるように構成する。

本発明の原理ブロック図



BEST AVAILABLE COPY

【特許請求の範囲】

【請求項1】 入力画像データから、1本以上のライン上で各1つ以上の画素によって構成されるウィンドウ内の画素のデータを切り出すウィンドウデータ切り出し手段(6)と、
該ウィンドウ内の画素のデータに応じて、該ウィンドウの中央の画素と、該中央画素と同一ライン上で隣接する左右の画素をそれぞれN分割し、該各N分割された3×N個の各画素に対する修正用データを該中央画素対応修正用データとして左、中央、右の画素の順序で出力する修正用データ出力手段(7)と、
該修正用データ出力手段(7)の出力する中央画素対応修正用データが入力され、該中央画素の左側の画素対応修正用データの入力時点での処理結果と該中央画素対応修正用データとを用いて処理を行い、該ウィンドウ内で該中央画素に隣接する左側の画素のさらに左側の画素に対する出力用画素データを出力する出力用画素データ出力手段(8)と、を備えて成ることを特徴とする画像形成装置。

【請求項2】 前記出力用画素データ出力手段(8)が、前記中央画素対応修正用データが入力されるレジスタと、
該レジスタと同一の容量を持ち、既に格納されている前記中央画素の左側画素対応修正用データの入力時点での処理結果を左に前記N画素分シフトし、該シフト結果と該レジスタの内容との論理和を前記中央画素対応修正用データ入力時点での処理結果として保持すると共に、前記左シフトされた結果、あふれ出たN画素分のデータを前記出力用画素データとして出力するシフトレジスタとを備えたことを特徴とする請求項1記載の画像形成装置。

【請求項3】 前記修正用データ出力手段(7)がニューラルネットワークによって構成され、学習していないウィンドウ内の画素データに対しても中央画素対応修正用データを出力することを特徴とする請求項1記載の画像形成装置。

【請求項4】 前記出力用画素データ出力手段(8)が出力する出力用画素データが多値を取ることを特徴とする請求項1記載の画像形成装置。

【請求項5】 前記出力用画素データ出力手段(8)が出力する出力用画素データが2値のいずれかを取ることを特徴とする請求項1記載の画像形成装置。

【請求項6】 前記出力用画素データ出力手段(8)が出力する出力用画素データを、レーザダイオードを含む光変調部の光変調信号としてそのまま利用することを特徴とする請求項4または5記載の画像形成装置。

【請求項7】 3×N個の修正用データのうちで、中央画素に対するN個のデータは全て利用し、左、右画素のそれぞれN個の修正用データについてはそれぞれその一部を用いることを特徴とする請求項1記載の画像形成装

置。

【請求項8】 前記ウィンドウの大きさは予め定めた任意の大きさであることを特徴とする請求項1記載の画像形成装置。

【請求項9】 前記画像形成装置は印字装置であることを特徴とする請求項1記載の画像形成装置。

【請求項10】 前記画像形成装置は表示装置であることを特徴とする請求項1記載の画像形成装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はレーザプリンタ、インクジェットプリンタ、および熱転写プリンタ等のプリンタ、すなわち画像形成装置の構成に係り、さらに詳しくは画像のジャギー、すなわちギザギザを減少させて、入力画像の画質を向上させることができる画像形成装置に関する。

【0002】

【従来の技術】画像形成装置として使われているプリンタは、現在、300dpiの物が主流である。従って、電子計算機から出力される信号も、300dpiに対応しているものが多い。しかし、300dpiのプリンタでは、ジャギーが目立つという欠点がある。この欠点をなくすためには、画素密度を増加させてやればよい。ところが、極く単純に画素密度を増加させると、ページバッファの増加と、エンジンの高精度化に伴うプリンタコストの増加に加えて、(1) 巻間に流布されている300dpi用のビットマップフォントが使えない、(2) 広く流通している300dpiの入力機器(スキャナ等)が使えないという欠点がある。ところで、レーザプリンタでは、副走査方向の画素密度を上げる、即ち、紙送り/ドラム送りのピッチを上げることは難しく、仮に出来たとしても高コストになる。一方、主走査方向の画素密度を上げるには、レーザ光を変調する周波数を高くするだけで良く、比較的容易、かつ低コストで実現可能である。そこで、主走査方向の画素の位置決め精度を3倍にし、また、画素の大きさを12段階に変えることにより、画質の向上を図る方法が提案されている(USP 4,847,641)。この方法は、入力した画像の画素を、あらかじめ定められた大きさのマスクで切り取り、予めROMに書き込まれているパターンと比較し、パターンと一致した場合に、対応する画素の位置と大きさを修正する方法である。

【0003】図14は、この修正方法の説明図である。同図においては、入力データ1をサンプリングウィンドウ2で切り出し、図の右にあるテンプレート3と比較して、データが一致した場合に対応する画素の位置と大きさの変更が行われる。

【0004】

【発明が解決しようとする課題】しかしながら図14で説明したような方法では、注目している、すなわちテンプレートの中央の画素のみの大きさと位置を修正して画

10

20

30

40

50

質改善を計るために、原面の組み合わせによっては図15に示すように画素が分裂してしまい、修正後の画質がかえって悪くなる場合があるという問題点があった。

【0005】また、画素の大きさを12段階、位置を、例えば本来の入力位置とその前段の3段階に変えるために、36種類の発光タイミングを選択的に発生しなければならず、光の変調部分の回路規模が大きくなるという問題点もあった。

【0006】さらに予めROMに書き込まれているパターンと少しでも異なる場合には修正が行われないという問題点もあった。本発明は、注目している画素とその周囲の画素のデータをあらかじめ定められたパターンと比較し、中央の画素とその左右の画素の大きさを同時に修正することによりジャギーを減少させ、画質の向上を計ることである。またウィンドウ内の画素のデータをニューラルネットワークに入力させることにより、学習パターン、すなわちあらかじめ定められたパターンと少し異なるパターンに対しても画質の向上を行うことを目的とする。

【0007】

【課題を解決するための手段】図1は本発明の原理ブロック図である。同図は入力画像に含まれるジャギー、すなわちギザギザを減少させて画像の高品位化を計る画像形成装置、例えばレーザプリンタの原理ブロック図である。

【0008】図1においてウィンドウデータ切り出し手段6は、例えばラインバッファとシフトレジスタ等によって構成され、入力画像データから1本以上のライン上でそれぞれ1つ以上の画素によって構成されるウィンドウ、例えば9×7の大きさのウィンドウ内の画素のデータを切り出す。

【0009】修正用データ出力手段7は、切り出されたウィンドウ内の画素のデータに応じて、そのウィンドウの中央の画素と、中央画素と同一のライン上で隣接する左右の画素をそれぞれN分割、例えば3分割して、それぞれN分割された3×N個、例えば9個の各画素に対する修正用データを、その中央画素対応修正用データとして左、中央、右の画素の順で出力する。それぞれ3分割された各画素に対する修正用データが1ビットの場合は修正用データは9ビット、2ビットの場合には18ビットとなる。

【0010】出力用画素データ出力手段8には、修正用データ出力手段7が出力する中央画素対応修正用データが入力される。出力用画素データ出力手段8は、現在の入力時点より1時点前の入力時点、すなわちウィンドウの中央画素の左側の画素対応修正用データの入力時点での自手段による処理結果と、現時点での中央画素対応修正用データとを用いて処理を行い、ウィンドウ内で中央画素に隣接する左側の画素のさらに左側の画素に対する出力用画素データを出力する。すなわち現在の中央画素

より2つ左側の画素に対する出力用データが出力され、そのデータに基づいて印字が行われる。

【0011】

【作用】本発明においては、例えばビットマップメモリから入力された7ライン分のデータから、各ライン上で9個の画素からなる9×7画素の大きさのウィンドウが切り出され、そのウィンドウ内の画素データが、例えばあらかじめ定められたテンプレートと比較される。テンプレートと一致した場合には、その一致したテンプレートに対応して、ウィンドウの中央および左右の画素を、例えばそれぞれ3分割した9個の画素に対する修正用データが出力される。例えば画素データを4階調を表わすものとすれば、修正用データのそれぞれは2ビットとなり、9個の画素に対する修正用データは合計18ビットとなる。このうち中央の6ビットはウィンドウ内の中央画素に対応するものであり、左側の6ビットは左側の画素、右側の6ビットは右側の画素に対応するものである。

【0012】この18ビットの修正用データは、ウィンドウ内の中央画素対応修正用データとして、出力用画素データ出力手段8を構成する、例えばレジスタに入力される。一方、出力用画素データ出力手段8の構成要素としての、例えばシフトレジスタには、現在の中央画素対応修正用データ入力時点より一時点前の入力時点、すなわち中央画素の左側の画素対応修正用データの入力時点での処理結果が格納されている。このシフトレジスタの内容は、現在の中央画素対応修正用データの入力時点で左側に、例えば分割された3画素分6ビットシフトされ、その結果シフトレジスタから溢れた6ビットのデータは出力用画素データとして光変調回路に送られる。これは、このシフトレジスタと前述のレジスタが同一の容量を持っているためである。

【0013】シフトレジスタ内のシフトされた結果と、前述のレジスタに格納された中央画素対応修正用データとの対応するビット位置についてのそれぞれの論理和が、現時点での出力用画素データ出力手段8の処理結果として再びシフトレジスタ内に格納され、次の入力時点、すなわち中央画素の右側の画素対応修正用データの入力時点での処理に用いられる。

【0014】以上のように、本発明においてはウィンドウの中央の画素だけでなく、その左右の画素のデータについても同時に修正が行われる。

【0015】

【実施例】図2は、本発明においてウィンドウ内の中央およびその左右の画素をN分割、例えば3分割する場合に、分割された各画素に対する階調の実施例である。同図(a)は濃度階調、(b)は面積階調の例であり、それぞれ分割された画素は白を含めて4階調で表わされ、そのデータは2ビットで、00～11として表示される。

【0016】図3は本発明の画像形成装置の第1の実施

例のシステム構成ブロック図であり、図4は第1の実施例の動作を示すタイミングチャートである。図3のシステムの動作を図4と共に説明する。

【0017】図3において、図示しないビットマップメモリからの入力データはデータ切り出し部10に与えられる。ビットマップメモリからの1ライン分のデータは、7つのラインバッファ11a~11gのいずれか1つに取り込まれる。現在の入力ラインより前のラインの画素の処理のために、すでに他の6つのラインバッファには前の6つのラインのデータが取り込まれており、必要な7ライン分の画素がラインバッファ11a~11gに取り込まれたことになる。

【0018】各ラインバッファ11a~11g内に格納されたデータは、9ビットずつシフトレジスタ(SR)12a~12gにそれぞれロードされる。これら7つのシフトレジスタにロードされたデータは、1ビットずつシリアルにデータ切り出し部10から出力される。

【0019】データ切り出し部10からの修正パターン出力部15へのデータ入力に先立って、図4に示すように修正パターン出力部内のカウンタ16のリセットが行われる。このカウンタ16のカウント値はウィンドウ内の画像データと比較するためのテンプレートの番号に対応する。カウンタ16のリセット後にテンプレート17のロードが行われ、その内容がコンパレータ18によってデータ切り出し部10からの入力データと比較される。

【0020】入力データはウィンドウ内の63の画素に対応して、その画素が黒か白かを表わすそれぞれ1ビット、合計63ビットのデータであるが、比較するテンプレートのデータは黒を表わす01、白を表わす00に加えて、黒と白のどちらでもよい、すなわちドントケアを表わす10があるために1画素あたり2ビットとなり、計126ビットとなる。

【0021】入力データがテンプレートと一致しない場合にはカウンタ16が歩進され、次のテンプレートとの比較が行われる。図5はテンプレートの例である。同図において淡い黒丸はドントケア、すなわち黒でも白でもよい画素を示している。

【0022】あるテンプレートとウィンドウ内の入力データとが一致した場合には、その時のカウンタ16の示すアドレスにある修正パターン19が、セクタ20を介してスリーステートレジスタ21に格納される。この修正パターンは、9×7画素の大きさのウィンドウの中央画素とその左右の画素をそれぞれ3分割した修正用画素に対する修正パターンである。合計9個の修正用画素データは合計18ビットであり、最上位の6ビットがウィンドウの中央の左の画素、中央の6ビットが中央の画素、右側の6ビットが右側の画素をそれぞれ3分割した画素のデータを示している。なお、ここで修正用パターンは、図2(b)の面積階調の場合には左から右へ、すな

わちドットの大きさが単調に減少するように設定されている。

【0023】データ切り出し部10からの入力データ、すなわちウィンドウ内のデータがテンプレート17の全てと一致しなかった場合には、ウィンドウの中央および左右の画素をそれぞれ3分割した9個の画素に対する修正用データとして、図6のデータがセクタ20を介してスリーステートレジスタ21に格納される。中央の画素が黒、すなわち1の場合には中央の画素に対してのみ111111、左および右の画素に対しては000000が格納され、中央の画素が白、すなわち0の場合には3つの画素に対して全て000000が格納される。

【0024】図3において、スリーステートレジスタ21に格納された修正パターンは修正パターン出力部15からレジスタ23に出力される。レジスタ23に格納される内容は、前述のようにウィンドウ内の中央の画素を3分割した3個の画素に対する6ビットのデータが中央に、左側の画素に対する6ビットのデータが上位に、また右側の画素に対する6ビットのデータが下位に格納され、その合計は18ビットである。

【0025】図4において最初のウィンドウに対しては、P個のテンプレートの全てとの比較において一致するテンプレートがなかったために、図6の修正パターンがレジスタ23に出力されたのに対して、次のウィンドウ、すなわち右側の画素が中央の画素となったウィンドウに対してはテンプレート2のデータが入力画像データと一致し、それに対応する修正パターンが出力されたことを示している。

【0026】レジスタ23にウィンドウの中央の画素に対する修正パターンが格納されると、シフトレジスタ25に格納されている一時点前のスリーステートレジスタ21の出力の処理結果が分割された3画素分、すなわち6ビット左側にシフトされる。シフトレジスタ25はレジスタ23と同一の容量を持っており、シフトレジスタ25から溢れ出た6ビット、すなわち分割された3つの画素に対するデータはプリンタヘッドに出力される。このデータはウィンドウの現在の中央の画素の左側2つ目の画素に対応するものであり、それが印字データとしてプリンタヘッドに送られる。

【0027】レジスタ23に格納された、現在のウィンドウの中央の画素に対する修正パターンに対しては、シフトレジスタ25内のシフトされた結果と論理和器24によって論理和がとられる。この論理和はレジスタ23とシフトレジスタ25との対応するビット同志でとられ、論理和の結果は再びシフトレジスタ25に格納され、次のスリーステートレジスタ21からの出力時点、すなわち現在のウィンドウで中央画素の右側の画素に対する修正パターンの出力時点での処理に用いられる。

【0028】図7は、図3におけるレジスタ23とシフトレジスタ25の動作の説明図である。同図(a)におい

7

て、シフトレジスタ25の内容033300330(3は十進数で、二進数では11である)のうちの最も左側の3つの画素に対応する033がプリンタヘッドに送られ、シフトレジスタの内容は左に3画素分シフトされる。そのシフト結果とレジスタ23内に格納されたスリーステートレジスタ21の出力値030333300との論理和がとられ、その論理和330333300が再びシフトレジスタに格納される。同図(b)は他の場合の例である。

【0029】図8は図3のシフトレジスタ25の出力結果を光変調信号としてそのまま利用する回路の実施例である。同図(a)において、入力信号は分割された画素に対して、図2で示したようにそれぞれ2ビットであり、その2ビットのデータがA/Dコンバータ30に入力され、アナログ信号に変換された後にオペアンプ31に加えられ、レーザダイオード32の制御に用いられる。同図(b)は入力信号が、例えば白または黒のいずれかを示す0または1の1ビットである場合の例であり、その信号はそのままオペアンプ31に入力され、レーザダイオード32の発光が制御される。

*20

$$y^n = f(k_0^n + k_1^n x_1^n + \dots + k_n^n x_n^n) \dots\dots\dots (1)$$

ここで、 x_i^n はn番目のニューロンへのi番目の入力、

k_i^n はその入力に対する係数(重み)、

k_0^n は定数項、

図10はニューラルネットワークのモデルである。同図において○印はそれぞれニューロンを表す。また入力層(ネットワークへの入力を与えられる)のユニットは中間層のユニットへ入力を分配するだけのものであり、省略されている。中間層のユニットは3個、出力層のユニットは2個である。

【0033】図9において変換のための関数としてはシグモイド関数やステップ関数が用いられる。図11はシグモイド関数、図12はステップ関数を示す。変換用関数としてはこれらの関数に限定されることなく、他の関数を使うことも可能である。

【0034】一般にニューラルネットワークに入力される画素数が多いほうが良好な画素修正が行えるが、修正を行うべきパターン数も多くなる。例えば、入力画素数を5×5とすると、全ての画素の組み合わせは2^{5×5}個すなわち33554432個となり、全ての修正パターンを保持するのは困難となる。そこで、修正を行うべきパターンと修正を行わないパターンを適当に選んでおき、ニューラルネットワークの教育を行う。教育によって得られた係数を使用したニューラルネットワークにより画素の補正を行い、もし不都合な変換を行うようであれば再教育を行う。

【0035】この方法により、全てのパターンを列挙することなく画素の補正が行え、あらかじめ教育されていないパターンについても良好な画素変換が行える。図1

8

*【0030】図3の第1の実施例ではウィンドウ内の画素データをテンプレートと比較する実施例を説明したが、この実施例ではドントケアのビットを除いては、テンプレートのデータと完全に一致する入力データに対してのみ適当な修正パターンが出力される。これに対して修正パターンをニューラルネットワークによって出力する場合には、学習済み以外の入力パターンに対しても適切な修正パターンを出力することが可能になる。そこでニューラルネットワークを用いた実施例について説明するために、まずニューラルネットワーク一般について説明する。

【0031】図9はニューラルネットワークを構成するニューロンの動作の説明図である。ニューロンはユニットとも呼ばれ、一般に複数個の入力に対してそれぞれ適当な係数(重み)を乗算し、それらの乗算値を全て加算し、その加算結果を適当な関数を用いて変換して出力する。n番目のニューロンの出力 y^n は次式で与えられる。

【0032】

3は画像形成装置の第2の実施例のシステム構成図である。同図においてニューラルネットワークを構成するニューロンはハードウェアによって構成されている。

【0036】図13において、図示しないビットマップメモリからの入力データはデータ切り出し部40に与えられる。ビットマップメモリからの1ライン分のデータは7つのラインバッファ41a~41gのいずれか1つに取り込まれる。現在の入力ラインより前の画素の処理のために、すでに他の6つのラインバッファには前の6つのラインのデータが取り込まれており、必要な7ライン分の画素がラインバッファ41a~41gに取り込まれたことになる。

【0037】各ラインバッファ41a~41g内に格納されたデータは、9ビットずつシフトレジスタ(SR)42a~42gに、それぞれロードされる。これら7つのシフトレジスタは連結されており、ロードされたデータは1ビットずつシリアルにデータ切り出し部40から出力される。これらのシフトレジスタからの出力は例えばロードされた順、すなわち先入れ先出しとすることもでき、また先入れ後出しとすることもできるものとする。

【0038】データ切り出し部40から出力された入力画像データは、図示しない入力層のユニットを介して中間層の16個のニューロン44a~44pに同時に与えられる。中間層のニューロン44a~44pはそれぞれ全く同一の構成を持ち、全てが並列に動作する。

【0039】一連のジャギー低減動作以前に中間層・出力層双方の係数バッファ45、53に係数がセットされる。その後、ジャギー低減動作が開始される。次に、中

間層の説明を行う。中間層が行う演算は式(1)に示したような演算であるが、入力は0か1であるので、乗算は不要となり、1ならば係数を加算し、0ならば係数を加算しないことのみで、積和演算ができる。すなわち、入力値によって、係数バッファ45に格納されている値を加算するかどうかを決めるだけでよい。このためにANDゲート46を用いている。シフトレジスタの所定のビット位置の1ビットのデータをANDゲート46の一方の入力nビット分に入力する。他方の入力には係数の各ビットが入力され、ANDゲートは0または係数を出力する。係数バッファ45の内容は例えばバックプロパゲーション法で決定される。次段の加算器47とレジスタ48は加算に用いられる。15個分の計算が終了したら、その加算結果を次段のレジスタ49にロードする。このレジスタの内容は次段のROM50に格納されているシグモイド関数による変換の後にスリーステートレジスタ51にセットされる。

【0040】出力層への入力はスリーステートレジスタ51のアウトプットイネーブル(OE)を順次たてることによりスキャンされる。出力層は選択された中間層出力と係数を乗算し、加算器55を通してレジスタ56にセットする。中間層の出力を全てスキャンした後、レジスタ56の値をレジスタ57に取り込む。1ラインの処理を終えると、次の新たな1ラインを含む7ライン分のデータをラインバッファ41a~41cに取り込んだ状態で同様の動作を行う。以上の動作により1ページにわたる画素補正を行うことができる。

【0041】出力層の9つのニューロン52a~52iの出力はそれぞれ2ビットであり、それらを順に並べた計18ビットがレジスタ58に格納される。レジスタ58、論理和器59、シフトレジスタ60の作用は第1の実施例を示す図3におけるレジスタ23、論理和器24、およびシフトレジスタ25の作用と同一である。

【0042】以上の説明では、入力画像データから切り出すウィンドウの大きさを9×7画素として、またウィンドウ内の中央および左右の3つの画素をそれぞれ3分割する場合を説明したが、ウィンドウの大きさはこれに限定されるものでなく、例えば5×3画素とし、画素の分割数も例えば4個とすることも当然可能である。また分割された画素のデータは2ビットで表わされるものとしたが、これを1ビットとして分割数を増やすこともできる。例えば元の画素を16分割し、分割された各画素のデータを1ビットで表わすことも可能である。

【0043】なお、本発明におけるウィンドウは7×9のみではなく、予め定められた形のウィンドウでも良い。また、本発明は印字装置のみではなく、表示装置にも適用できることは勿論であり、さらに左右の両画素を

それぞれ3分割して得たそれぞれ3ビットについて、その全ビットを利用するのではなく、その一部例えば3ビットのうち2ビットまたは1ビットを利用することも可能である。

【0044】

【発明の効果】以上詳細に説明したように、本発明によれば、ウィンドウの中央の画素だけでなく、その左右の画素のデータも同時に補正するために良好な画質補正を行うことができ、プリンタの出力画像の高品位化に寄与するところが大きい。さらにシフトレジスタの出力はそのまま光変調信号として利用することができ、光変調部の回路を簡単に構成することができる。

【図面の簡単な説明】

【図1】本発明の原理ブロック図である。

【図2】本発明における分割された画素に対する階調の実施例を示す図である。

【図3】画像形成装置の第1の実施例のシステム構成を示すブロック図である。

【図4】図3のシステムの動作を示すタイミングチャートである。

【図5】テンプレートの例を示す図である。

【図6】テンプレートと一致しないウィンドウに対する修正パターンの実施例を示す図である。

【図7】図3におけるレジスタとシフトレジスタの動作を示す図である。

【図8】シフトレジスタの出力をそのまま光変調信号として利用する回路の実施例を示す図である。

【図9】ニューロンの動作の説明図である。

【図10】ニューラルネットワークのモデルを示す図である。

【図11】シグモイド関数を示す図である。

【図12】ステップ関数を示す図である。

【図13】画像形成装置の第2の実施例のシステム構成を示すブロック図である。

【図14】入力画像データの画質向上法の従来例を説明する図である。

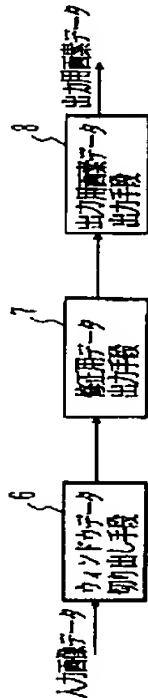
【図15】画像修正の従来例を示す図である。

【符号の説明】

- 6 ウィンドウデータ切り出し手段
- 7 修正用データ出力手段
- 8 出力用画素データ出力手段
- 10, 40 データ切り出し部
- 15 修正パターン出力部
- 23, 58 レジスタ
- 24, 59 論理和器
- 25, 60 シフトレジスタ

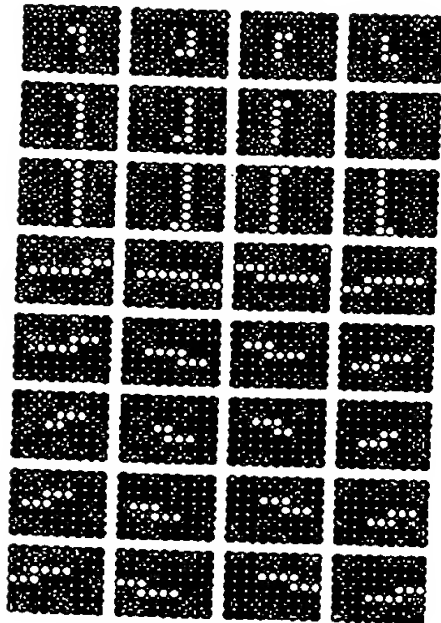
【図1】

本発明の原理ブロック図



【図5】

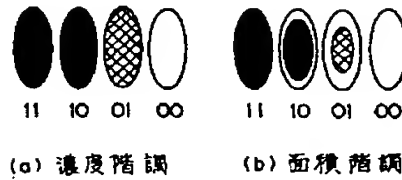
テンプレートの例を示す図



© : Don't care

【図2】

本発明における分割された画素に対する階調の実施例を示す図



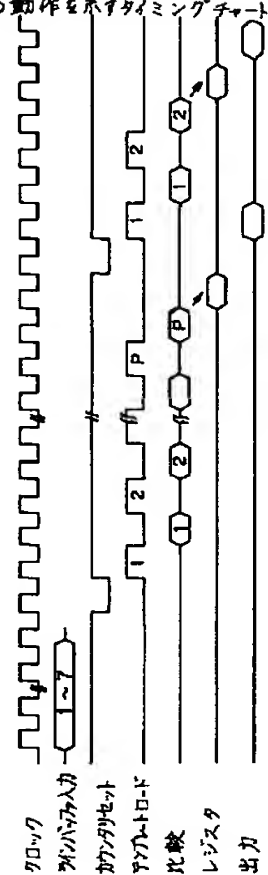
【図6】

テンプレートと一致しないウィンドウに対する修正パターンの実施例を示す図

中央画素	左の画素	中央画素	右の画素
1 (黒)	000000	111111	000000
0 (白)	000000	000000	000000

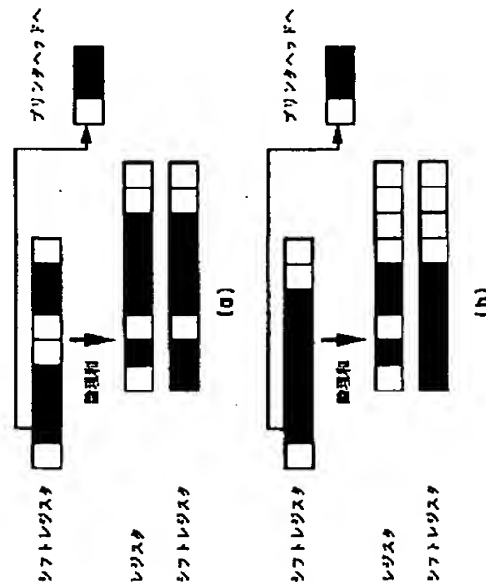
【図4】

図3のシステムの動作を示すタイミングチャート



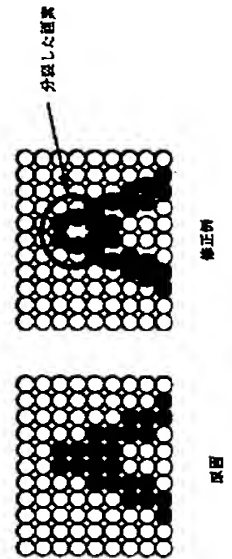
【図7】

図3におけるレジスタとシフトレジスタの動作を示す図



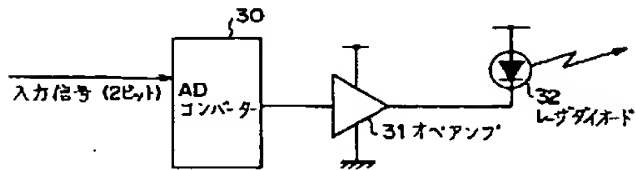
【图 15】

画像修正の従来例を示す図

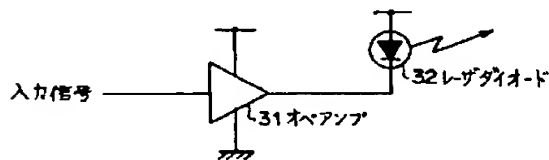


【図8】

シフトレジスタの出力をそのまま光変調信号として利用する回路の実施例を示す図



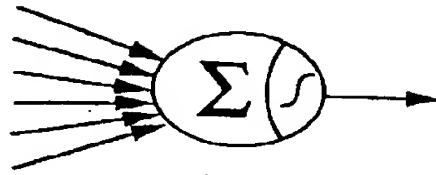
(a) 入力信号が多値 (2ビット)



(b) 入力信号が 値 (1ビット)

【図9】

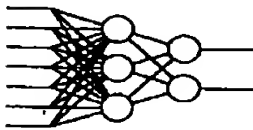
ニューロンの動作の説明図



$$y^n = f(k_0^n + k_1^n x_1^n + \dots + k_m^n x_m^n)$$

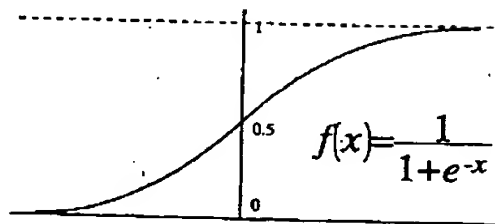
【図10】

ニューラルネットワークのモデルを示す図



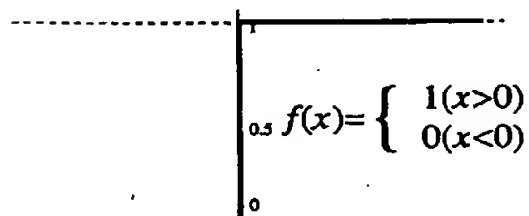
【図11】

シグモイド関数を示す図



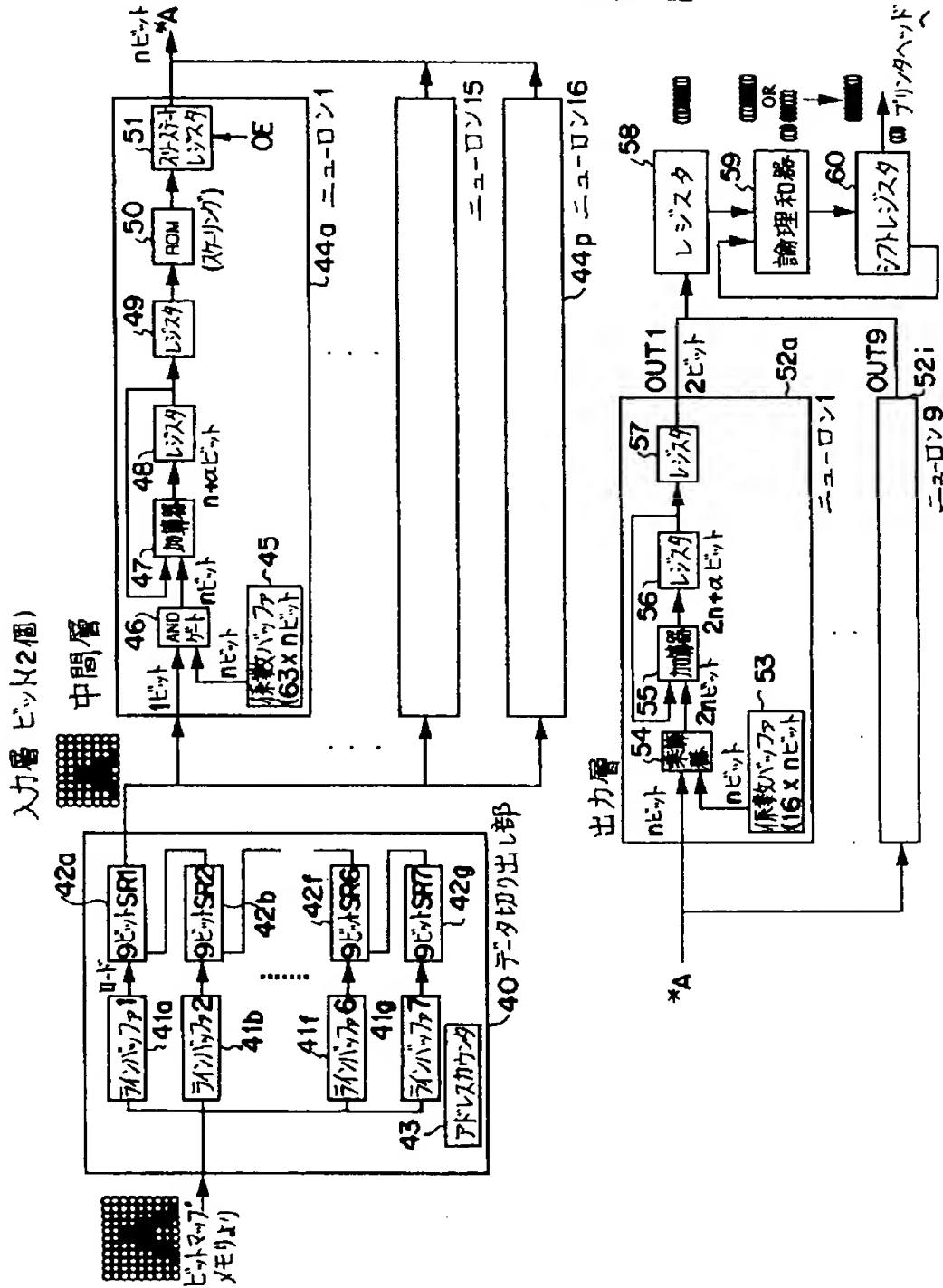
【図12】

ステップ関数を示す図



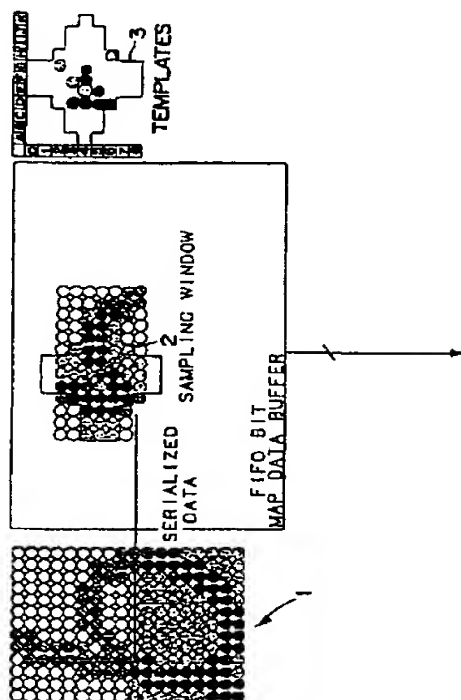
【図13】

画像形成装置の第2の実施例のシステム構成図



【図14】

入力画像データの画質向上法の従来例を説明する図



【手続補正書】

【提出日】平成4年5月29日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正内容】

【0017】図3において、図示しないビットマップメモリからの7ライン分の入力データはデータ切り出し部10に与えられる。この7ラインのうち、ウィンドウの

中央のラインとなる、現在の処理ラインは例えば中央のラインバッファ11dに、その上の3ライン（一般的にこれらのラインに対する処理は既に終了しているが、処理前のデータが再びビットマップメモリから入力される。）はそれぞれラインバッファ11a～11cに、またその下の3ラインはそれぞれラインバッファ11e～11gに入力される。これにより必要な7ライン分のデータがラインバッファ11a～11gに取り込まれたことになる。

フロントページの続き

(72)発明者 佐藤 一彦
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(72)発明者 三上 知久
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☒ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.